

SPREAD SPECTRUM RADIO COMMUNICATION DEVICE

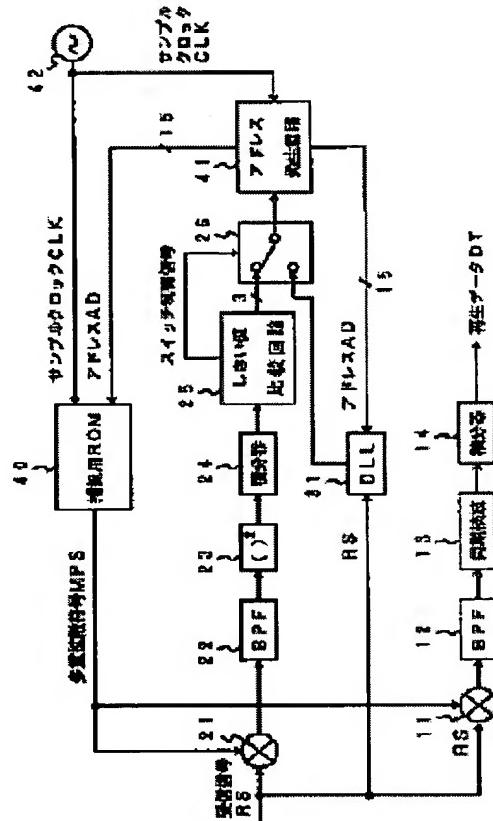
Patent number: JP9055716
 Publication date: 1997-02-25
 Inventor: MIMURA MASAHIKO
 Applicant: TOKYO SHIBAURA ELECTRIC CO
 Classification:
 - international: H04J13/04; H04L7/00; H04J13/02; H04L7/00; (IPC1-7):
 H04J13/04; H04L7/00
 - european:
 Application number: JP19950206141 19950811
 Priority number(s): JP19950206141 19950811

[Report a data error here](#)

Abstract of JP9055716

PROBLEM TO BE SOLVED: To accurately acquire code synchronism in a short time without increasing the circuit scale.

SOLUTION: A multiple spread code MPS generated by putting a 1st and a 2nd spread code which have different amplitude values together while they are shifted in phase by a 1/2 cycle is previously stored in a ROM 40 for acquisition and the multiple spread code MPS is read out by specifying the address of the ROM 40 for acquisition to detect the corelation value to a received signal RS. A threshold value comparing circuit 25 compares this relative value with 1st and 2nd threshold values TH1 and TH2 and the read position of the multiple spread code MPS is shifted according to the comparison result. Consequently, the synchronism point of the multiple spread code MPS with the received signal RS is searched for.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-55716

(43)公開日 平成9年(1997)2月25日

(51)Int.Cl.⁶
H 04 J 13/04
H 04 L 7/00

識別記号 庁内整理番号

F I
H 04 J 13/00
H 04 L 7/00

技術表示箇所
G
C

審査請求 未請求 請求項の数9 ○L (全16頁)

(21)出願番号 特願平7-206141

(22)出願日 平成7年(1995)8月11日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 三村 雅彦

東京都日野市旭が丘3丁目1番地の1 株

式会社東芝日野工場内

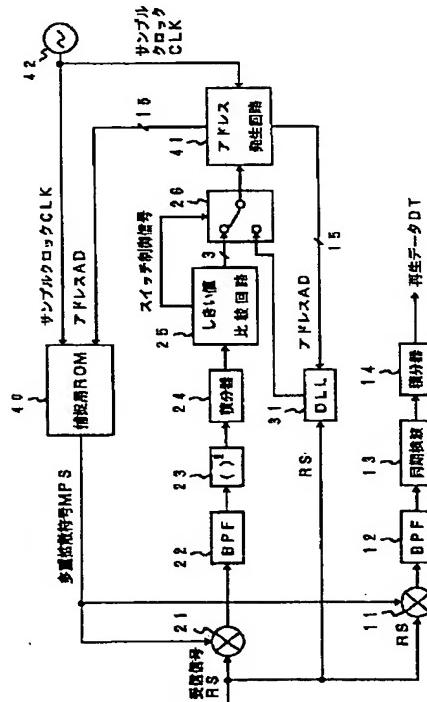
(74)代理人 弁理士 鈴江 武彦

(54)【発明の名称】スペクトル拡散無線通信装置

(57)【要約】

【課題】回路規模の大形化を生じること無く符号同期を短時間にかつ正確に捕捉することを可能とする。

【解決手段】振幅値を異ならせた第1および第2の拡散符号を位相を1/2周期ずらして合成することにより作成した多重拡散符号MPSを捕捉用ROM40に予め記憶しておく、この捕捉用ROM40をアドレス指定することで上記多重拡散符号MPSを読み出して受信信号RSとの相關値を検出し、この相關値をしきい値比較回路25で第1および第2のしきい値TH1, TH2と比較して、その比較結果に基づいて上記多重拡散符号MPSの読み出位置をシフトすることにより、受信信号RSに対する上記多重拡散符号MPSの同期点を探索するようにしたものである。



【特許請求の範囲】

【請求項 1】 拡散符号によりスペクトル拡散された無線信号を受信し、この受信信号を前記拡散符号により逆拡散してデータを復調するスペクトル拡散無線通信装置において、異なる振幅情報を有する同一符号構成の複数の拡散符号を所定の位相差を有して合成して多重拡散符号を発生するための多重拡散符号発生手段と、この多重拡散符号発生手段により発生された多重拡散符号と前記受信信号との相関値を検出するための相関検出手段と、この相関検出手段により検出された相関値が、前記振幅情報に対応して予め定められた所定の振幅条件を満足するか否かを判定するための判定手段と、この判定手段により所定の条件を満足していると判定された場合には当該振幅情報に対応する拡散符号の位相を同期点として認識し、一方前記所定の条件を満足していないと判定された場合には前記多重拡散符号のチップ位相を所定量シフトする同期捕捉制御手段とを具備したことを特徴とするスペクトル拡散無線通信装置。

【請求項 2】 多重拡散符号発生手段は、同一極性でかつ振幅値の異なる複数の拡散符号を所定の位相差を有して合成して多重拡散符号を発生し、かつ判定手段は、前記振幅値に対応して予め設定したしきい値を基に前記相関値の判定を行なうことを特徴とする請求項 1 記載のスペクトル拡散無線通信装置。

【請求項 3】 多重拡散符号発生手段は、極性の異なる複数の拡散符号を所定の位相差を有して合成して多重拡散符号を発生し、かつ判定手段は、前記極性に応じて予め設定したしきい値を基に前記相関値の判定を行なうことを特徴とする請求項 1 記載のスペクトル拡散無線通信装置。

【請求項 4】 多重拡散符号発生手段は、多重拡散符号を予め記憶した拡散符号記憶手段と、この拡散符号記憶手段に対しアドレスを供給して多重拡散符号を所望のチップ位相から読み出すアドレス発生手段とを備えることを特徴とする請求項 1 乃至 3 のいずれかに記載のスペクトル拡散無線通信装置。

【請求項 5】 拡散符号によりスペクトル拡散された無線信号を受信し、この受信信号を前記拡散符号により逆拡散してデータを復調するスペクトル拡散無線通信装置において、

符号構成が同一の複数の拡散符号を所定の位相差を有して合成した多重拡散符号とこの多重拡散符号を構成する前記複数の拡散符号のうちの一つとを選択的に発生するための拡散符号発生手段と、

一定期間ごとに、前記拡散符号発生手段により発生された拡散符号と前記受信信号との相関値を検出するための相関検出手段と、

この相関検出手段により検出された相関値が予め設定し

た振幅条件を満足するか否かを判定するための判定手段と、

前記拡散符号発生手段から発生されている拡散符号の種類と、前記判定手段による判定結果に基づいて、次の一定期間に前記拡散符号発生手段から発生すべき拡散符号の種類と当該拡散符号を所定のチップ位相分シフトさせるか否かを判定して前記拡散符号発生手段に指示するための同期捕捉制御手段とを具備したことを特徴とするスペクトル拡散無線通信装置。

10 【請求項 6】 同期捕捉制御手段は、先ず前記拡散符号発生手段から多重拡散符号を発生させて前記判定手段の判定結果を基に同期点候補を探査する多重モード制御を行ない、この多重モード制御により同期点候補が検出されると、次に前記拡散符号発生手段から拡散符号を個別に発生させて前記判定手段の判定結果を基に前記同期点候補が真の同期点であるか否かを判定するシングルモード制御を行なうことを特徴とする請求項 5 記載のスペクトル拡散無線通信装置。

【請求項 7】 同期捕捉制御手段は、前記シングルモード制御において同期点候補が真の同期点ではないと判定された場合には、前記多重モード制御に戻って同期点候補の探査をやり直すことを特徴とする請求項 6 記載のスペクトル拡散無線通信装置。

【請求項 8】 同期捕捉制御手段は、多重モード制御における多重拡散符号の位相シフト幅とシングルモード制御における個別拡散符号の位相シフト幅とを異ならせるこことを特徴とする請求項 6 記載のスペクトル拡散無線通信装置。

【請求項 9】 拡散符号発生手段は、多重拡散符号および個別拡散符号を予め記憶した拡散符号記憶手段と、同期捕捉制御手段から出力される拡散符号の種類を指定する情報およびチップ位相のシフトを指示する情報に従い、多重拡散符号用のアドレス情報および個別拡散符号用のアドレス情報を選択的に発生して前記拡散符号記憶手段に供給し、これにより多重拡散符号および個別拡散符号を指定されたチップ位相から選択的に読み出すためのアドレス発生手段とを備えることを特徴とする請求項 5 記載のスペクトル拡散無線通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、例えば自動車・携帯電話システムやコードレス電話システム、無線 LAN システム等の無線通信システムで使用される無線通信装置に係わり、特にスペクトラム拡散通信方式を使用して符号分割多元接続 (CDMA : Code Division Multiple Access) 通信を可能としたシステムで使用される装置に関する。

【0002】

【従来の技術】近年、移動通信システムに適用する通信

方式の一つとして、単位周波数当たりの電力が小さくて済み、さらに干渉や妨害に強いスペクトラム拡散通信方式が注目されている。

【0003】スペクトラム拡散通信方式を使用した無線通信システムは、例えば送信側の装置において、デジタル化された音声データや画像データに対しPSKまたはFSK変調方式等のデジタル変調方式により変調を行なったのち、この変調された送信データを疑似雑音符号(PNコード;pseudorandom noise code)などの拡散符号を用いて広帯域のベースバンド信号に変換し、しかるのち無線周波数の信号に変換して送信する。一方、受信側の装置においては、受信された無線周波信号に対し、送信側の装置で使用した拡散符号と同じ符号を用いて逆拡散を行ない、しかるのちPSKまたはFSK復調方式などのデジタル復調方式によりデジタル復調を行なって原データを再生するように構成されている。

【0004】ところで、この種のシステムでは、送信側の装置と受信側の装置との間で通信を行なう際に、先ず送信側の拡散符号と受信側の拡散符号との符号同期を確立する必要がある。同期方式には種々のものが考えられているが、回路構成が比較的簡単になることからスライディング相関方式が注目されている。

【0005】スライディング相関方式は、受信側の装置において、拡散符号により逆拡散された受信信号を帯域通過フィルタに通して不要な周波数成分を除去したのち、二乗検波器で二乗検波してベースバンド信号に変換し、このベースバンド受信信号を積分器で一定期間積分することにより上記受信信号と受信側の拡散符号との相関値を検出する。そして、この相関値を監視しながら上記受信側の拡散符号の位相を所定のチップ位相で順次シフトし、上記相関値が一定値以上になったときにそのときの上記拡散符号の位相において符号同期が確立されたものと見做して、以後同期追従モードに移行するものである。

【0006】

【発明が解決しようとする課題】しかし、このような従来のスライディング相関による同期捕捉方式では、同期捕捉を開始してから同期点が検出されるまでに、最悪の場合で拡散符号の1周期に渡ってチップ位相をシフトしなければならない。ここで、一般に拡散符号には例えば²¹⁵のように長周期の符号系列が使用され、また位相シフト幅は例えば1/4チップというように1チップに満たない値に設定される。このため、同期点が検出されるまでには長い時間を要することになる。

【0007】一方、位相シフト幅を大きく設定することも試みられている。しかしながら、このようにすると拡散符号位相が同期点に近付く時間は確かに短縮されるが、位相シフト幅が粗いために同期点に最接近したときでも相関値がしきい値を超えないかたり、また伝送路上の雑音や緩衝妨害の影響を受け易くなるため、同期確立

の精度低下を招く。

【0008】また、位相が例えば拡散符号の1/2周期または1/4周期分異ならせた複数系統の拡散符号をそれぞれ生成し、これらの拡散符号を用いて並行して同期点の検出を行なう、いわゆるパラレルサーチ方式も提唱されている。この方式でも同期確立時間の短縮が可能である。しかし、上記拡散符号の系統数に相当する数の同期検出系を設けなければならず、また上記位相の異なる複数の拡散符号を生成するためには大きな遅延が必要であるため、回路規模の大形化を招くという別の問題を生じる。

【0009】この発明は上記事情に着目してなされたもので、その目的とするところは、回路規模の大形化を生じること無く符号同期を短時間にかつ正確に捕捉することができるスペクトル拡散無線通信装置を提供することである。

【0010】

【課題を解決するための手段】上記目的を達成するためにこの発明のスペクトル拡散無線通信装置は、異なる振幅情報を有する同一符号構成の複数の拡散符号を所定の位相差を有して合成して多重拡散符号を発生するための多重拡散符号発生手段と、この多重拡散符号発生手段により発生された多重拡散符号と受信信号との相関値を検出するための相関検出手段と、この相関検出手段により検出された相関値が、上記振幅情報に対応して予め定められた所定の振幅条件を満足するか否かを判定するための判定手段と、同期捕捉制御手段とを備えている。そして、この同期捕捉制御手段により、上記判定手段により所定の条件を満足していると判定された場合には当該振幅情報に対応する拡散符号の位相を同期点として認識し、一方上記所定の条件を満足していないと判定された場合には上記多重拡散符号のチップ位相を所定量シフトするように制御したものである。

【0011】このように構成したことにより、多重拡散符号と受信信号との相関値を基に同期点の検出が行なわれる所以、同期検出系が1系統で済むことになり、これにより回路規模の大形化は防止される。

【0012】また多重拡散符号には同一符号構成の複数の拡散符号が所定の位相差を有して多重されているので、相関検出手段からは受信信号と上記各拡散符号との相関値が上記所定の位相差を有してそれぞれ検出されることになる。このため、パラレルサーチ方式を採用した場合と同様に同期点の検出に要する時間は短縮され、これにより同期捕捉の高速化が可能となる。また、これによりチップ位相のシフト幅を粗くする必要がなくなるので、同期点付近の相関値を大きなレベルで確実に検出でき、さらに伝送路上の雑音や緩衝妨害の影響を受け易くなるため、同期確立の精度を高く保つことが可能となる。

【0013】さらに多重拡散符号を構成する複数の拡散

符号は、振幅値または極性等の振幅情報が予め異ならせてある。このため、上記振幅情報を基に同期点を表わす拡散符号の位相を明確に識別して検出することができる。

【0014】一方、他の発明のスペクトル拡散無線通信装置は、複数の同一の拡散符号を所定の位相差を有して合成した多重拡散符号とこの多重拡散符号を構成する上記複数の拡散符号のうちの一つとを選択的に発生するための拡散符号発生手段と、一定期間ごとに、上記拡散符号発生手段により発生された拡散符号と上記受信信号との相關値を検出するための相關検出手段と、この相關検出手段により検出された相關値が予め設定した振幅条件を満足するか否かを判定するための判定手段と、同期捕捉制御手段とを備えている。そして、この同期捕捉制御手段により、上記拡散符号発生手段から発生されている拡散符号の種類と、上記判定手段による判定結果とに基づいて、次の一定期間に上記拡散符号発生手段から発生すべき拡散符号の種類と当該拡散符号を所定のチップ位相分シフトさせるか否かを判定して上記拡散符号発生手段に指示するようにしたものである。

【0015】このように構成したことにより、多重拡散符号を用いた同期検出による同期点候補を検出し、この同期点候補が真の同期点であるか否かを個別拡散符号を用いた同期検出により確認することができ、これにより高速でかつ正確な符号同期を行なうことができる。

【0016】

【発明の実施の形態】

(第1の実施の形態) この実施の形態は、振幅値を異ならせた第1および第2の拡散符号を位相を1/2周期ずらして合成することにより作成した多重拡散符号を捕捉用ROMに予め記憶しておく、この捕捉用ROMをアドレス指定することで上記多重拡散符号を読み出して受信信号との相關値を検出し、この相關値を第1および第2のしきい値と比較する。そして、その比較結果に基づいて上記多重拡散符号の読出位置をシフトすることにより、受信信号に対する上記多重拡散符号の同期点を探索するようにしたものである。

【0017】図1は、この実施の形態に係わるスペクトル拡散無線通信装置の受信系の要部構成を示す回路ブロック図である。捕捉用ROM40には、事前に計算された多重拡散符号データMPSが1チップずつアドレスに対応付けて記憶してある。この多重拡散符号データMPSは、基準となる拡散符号の振幅値を3倍に増幅した第1の信号と、基準となる拡散符号と等振幅でかつ上記第1の信号に対し位相が1/2周期ずれた第2の信号とを合成し多重化したもので、アドレス発生回路41から出力された読出アドレスに応じて捕捉用ROM40から読み出される。

【0018】アドレス発生回路41は、アドレスカウンタを有し、このアドレスカウンタにより発生された18

ビットからなる基本アドレスに、後述する同期捕捉系のしきい値比較回路25および同期追尾系の遅延ロッケループ(DLL)回路31から供給されたアドレス制御信号に対応するアドレス値を加減算し、この加減算後のアドレス値(18ビット)のうちの上位15ビットを上記捕捉用ROM40に供給する。

【0019】なお、上記アドレス発生回路41は、クロック発生器42から発生されるサンプルクロックCLKに同期して動作するもので、このサンプルクロックCLKの立上がりでアドレスのカウント動作を行なう。また捕捉用ROM40は、上記クロック発生器42から出力されたサンプルクロックCLKを逓倍してチップクロックを生成し、このチップクロックに同期して多重拡散符号の読み出しを行なう。このとき、上記サンプリングクロックCLKとチップクロックとの関係は、サンプリングクロック周波数をfs、チップクロック周波数をfcとすると、

$$f_s = 8 \times f_c$$

に設定される。

【0020】基地局から無線伝送路を介して到来した無線信号波は、図示しないアンテナで受信されたのちアナログ受信機で無線周波数から中間周波数にダウンコンバートされる。そして、この受信中間周波信号RSは3分岐されてデータ復調系、同期捕捉系および同期追尾系にそれぞれ入力される。

【0021】データ復調系は乗算器11を有しており、この乗算器11では受信信号RSが上記捕捉用ROM40から読み出された多重拡散符号MPSと乗算されてこれにより逆拡散される。この逆拡散された受信信号は、帯域通過フィルタ(BPF)12で不要波成分が除去されたのち同期検波器13で検波される。そして、その検波信号は積分器14で積分されて復調再生データDTとなって図示しない復号回路に供給される。

【0022】一方、同期捕捉系は次のように構成される。すなわち、受信信号RSはまず乗算器21に入力され、ここで捕捉用ROM40から読み出された多重拡散符号MPSと乗算される。そして、この乗算出力は、帯域通過フィルタ(BPF)22で不要波成分が除去されたのち二乗検波器23で二乗検波されてベースバンド信号となり、さらに積分器24で1情報シンボル区間に積分される。この積分により、上記受信信号RSと多重拡散符号MPSとの相關値が得られる。この相關値はしきい値比較回路25に入力される。

【0023】しきい値比較回路25は、上記多重拡散符号MPSを構成する第1および第2の信号の振幅値に対応して予め設定された第1および第2のしきい値TH1, TH2を有しており、上記相關値をこれら第1および第2のしきい値TH1, TH2と比較する。そして、その比較結果に基づいてアドレス発生回路41に3ビットのアドレス制御信号を供給し、これによりアドレス発

生回路41から発生されるアドレス値を制御して、捕捉用ROM40から発生される多重拡散符号の位相をシフト制御する。また、それとともにしきい値比較回路25は、上記比較結果に基づいてモード切替スイッチ26に対しスイッチ制御信号を供給し、これによりモード切替スイッチ26の切り替えを制御する。

【0024】モード切替スイッチ26は、同期捕捉モードと同期追尾モードとを切り替えるためのもので、上記スイッチ制御信号に応じて同期捕捉モードのときには上記しきい値比較回路25をアドレス発生回路41に接続し、一方同期追尾モードのときには後述する遅延ロックループ(DLL)回路31をアドレス発生回路41に接続する。

【0025】同期追尾系はDLL回路31を有している。DLL回路31は、捕捉した同期を追従するためのもので、前記同期捕捉系と同様に受信信号RSと同期中の拡散符号との乗算、二乗検波および積分を行なって相關値を求め、この相關値を同期追尾用のしきい値と比較して、その比較結果を基に上記アドレス発生回路41から発生されるアドレス値を制御する。このとき、アドレス値のシフト幅は、上記同期捕捉時よりもきめ細かい位相シフトを行なうために同期捕捉時よりも小さい値に設定される。

【0026】次に、以上のように構成された装置の同期捕捉動作を図2および図3を用いて説明する。同期捕捉の開始に先立ち、モード切替スイッチ26は同期捕捉モード側に、つまりしきい値比較回路25をアドレス発生回路41に接続する側に初期設定される。

【0027】この状態で同期捕捉動作が開始されると、アドレス発生回路41からは0番地から順に読出アドレス(15ビット)が発生され、この読出アドレスに応じて捕捉用ROM40から多重拡散符号MPSがチップごとに順次読み出される。

【0028】そうすると同期捕捉系では、受信信号RSと上記多重拡散符号MPSとの1シンボル区間ごとの相關値が検出され、この相關値はしきい値比較回路25で第1および第2のしきい値TH1, TH2と比較される。このときまだ同期が確立されていなければ、上記相關値は上記各しきい値TH1, TH2以下となる。このため、しきい値比較回路25からは図3に示すようにアドレス制御信号“010”が出力され、モード切替スイッチ26を介してアドレス発生回路41に供給される。

【0029】アドレス発生回路41は、上記アドレス制御信号“010”に応じて、アドレスカウンタから発生される18ビットの基本アドレスに+2[DEC]を加算する。このときアドレスカウンタは、サンプルクロックCLKに同期してカウント動作を行なっているため、カウント値の「1」は1/8チップに相当する。このため、上記+2の加算によりアドレス値は拡散符号の+1/4チップ分に相当する値だけシフトされることになる。し

たがって、捕捉用ROM40から読み出される多重拡散符号は1/4チップ分シフトされる。

【0030】以後同様に同期捕捉系では、受信信号RSと多重拡散符号MPSとの相關値が第1のしきい値TH1または第2のしきい値TH2を超えるまで、多重拡散符号MPSを1/4チップずつシフトしながら同期点探索が繰り返し行なわれる。

【0031】さて、以上の捕捉動作中に相關値が

TH1 > 相関値 > TH2

10 になったとする。そうすると、このとき多重拡散符号の位相と相關値との関係は図4に示すように予め設定されているため、しきい値比較回路25では受信信号RSに対する現時点の多重拡散符号MPSの位相は正規の同期点から拡散符号の1/2周期だけ離間しているものと判断され、図4の関係よりアドレス制御信号“100”が出力される。このアドレス制御信号“100”は現在の多重拡散符号の位相を拡散符号の1/2周期シフトさせるることを指示するものである。このため、アドレス発生回路41では、上記アドレス制御信号“100”に応じて拡散符号の1/2周期に相当する+131072[DEC]が基本アドレスに加算される。

【0032】すなわち、アドレス発生回路41では、

000 0000 0001 0000 010 (BIN)

+100 0000 0000 0000 000 (BIN)

100 0000 0001 0000 010 (BIN)

なる演算が行なわれることになり、このうちの上位15ビットである

100 0000 0001 0000 (BIN)

がアドレス値ADとして捕捉用ROM40に供給される。図2は捕捉用ROM40におけるアドレスの1/2周期シフトの様子を示すものである。したがって、次のタイミングにおいて捕捉用ROM40からは1/2周期分位相がシフトされた多重拡散符号が読み出されることになる。

【0033】上記1/2周期位相がシフトされた多重拡散符号が読み出されると、この多重拡散符号の位相は受信信号RSの位相と同期することになるので、この多重拡散符号と受信信号RSとの相關値は図4に示すごく第1のしきい値TH1を超える。このため、しきい値比較回路25では同期点が検出されたと判断され、アドレス制御信号として図3に示すようにアドレスのシフトを行なわせないことを指示する信号“000”が出力される。これにより、受信信号に対する多重拡散符号の位相は固定される。

【0034】また、それとともにしきい値比較回路25からモード切替スイッチ26へはスイッチ制御信号が出力される。このため、モード切替スイッチ26はしきい値比較回路25側からDLL回路31側に切替わる。したがって、以後DLL回路31が動作状態となり、これにより装置は同期追尾モードに移行する。

【0035】以上述べたようにこの実施の形態では、振幅値を異ならせた第1および第2の拡散符号を位相を1／2周期ずらして合成することにより作成した多重拡散符号MPSを捕捉用ROM40に予め記憶しておき、この捕捉用ROM40をアドレス指定することで上記多重拡散符号MPSを読み出して受信信号RSとの相關値を検出し、この相關値をしきい値比較回路25で第1および第2のしきい値TH1, TH2と比較して、その比較結果に基づいて上記多重拡散符号MPSの読出位置をシフトすることにより、受信信号RSに対する上記多重拡散符号MPSの同期点を探索するようしている。

【0036】したがってこの構成によれば、多重拡散符号MPSを用いたことにより、従来の1個の拡散符号を使用した場合に比べて同期点を検出するまでに要する拡散符号のシフト数を1／2にし、これにより同期捕捉時間の最長時間を1／2に短縮して同期速度の高速化を図ることができる。また多重拡散符号MPSを用いたことにより、同期捕捉系を1系統のみにすることができる、これにより従来のパラレルサーチ方式に比べて回路規模を1／2に抑えて装置の小型化およびコストダウンを図ることができる。

【0037】しかも、多重拡散符号MPSを構成する第1および第2の拡散符号の振幅値を異ならせているので、相關値がしきい値を超えた時点でその時の拡散符号の位相を即時特定することができ、これにより同期点の確認工程が不要となってその分同期捕捉時間を短縮することができる。

【0038】さらには多重拡散符号を捕捉用ROM40に予め記憶しておき、アドレス指定により多重拡散符号を読み出して受信信号RSとの相關値の検出に供するようにしたので、多重拡散符号の位相シフトを極めて簡単な制御および回路構成により行なうことが可能となり、しかもシフト幅を随時任意に設定できるようになって高精度の同期点探索を行なうことができる。

【0039】(第2の実施の形態) この実施の形態は、極性を異ならせた第1および第2の拡散符号を位相を1／2周期ずらして合成することで多重拡散符号を構成し、この多重拡散符号と受信信号との相關値の判定を、極性の異なる第3および第4のしきい値により判定により行なうようにしたものである。

【0040】図5は、この実施の形態における多重拡散符号の位相と相關値との関係、および相關値と各しきい値との関係を示したものである。なお、この実施の形態に係わる装置の回路構成は、前記第1の実施の形態の回路構成(図1)と、捕捉用ROM40に記憶される多重拡散符号の構成およびしきい値比較回路25の機能を除いて同一であるので、ここではその説明を省略する。

【0041】すなわち、多重拡散符号は、正の振幅を有する第1の拡散符号信号に、この第1の拡散符号信号とは振幅が逆極性(負)でかつ位相が1／2周期ずれた第

2の信号を合成したものである。この多重拡散符号は、前記第1の実施の形態と同様に捕捉用ROM40に予め記憶され、アドレス発生回路41からのアドレス指定に従って読み出される。

【0042】またしきい値比較回路25は、上記多重拡散符号の第1および第2の拡散符号信号の振幅極性に対応して予め設定された第3および第4のしきい値TH3, TH4を有しており、積分器24から出力された相關値をこれらのしきい値TH3, TH4と比較する。そして、所定の振幅値以上の相關値が検出された場合に、その極性を判定することで、同期点に相当する拡散符号の位相を認識する。そして、この認識結果に従って、相關値の極性が正であればそのときの多重拡散符号の位相を同期展と看做して以後同期追尾モードに移行し、一方相關値の極性が負であれば多重拡散符号の位相を1／2周期分シフトさせて同期展に合わせる。

【0043】このような構成であれば、第1の実施の形態に比べて、無線回線の状態の変動などによる受信信号の振幅値変動の影響を排除してさらに正確な相關値判定を行なうことが可能となる。

【0044】なお、上記第1の実施の形態および第2の実施の形態は次のような各種変形が可能である。すなわち、多重拡散符号を構成する拡散符号の数は2以外に3以上であってもよく、また多重する各拡散符号の位相は如何に設定してもよい。拡散符号の多重数を増やせば増やすほど同期検出に要する最長時間を短くして同期捕捉速度の高速化を図ることができる。ちなみに、第2の実施の形態において多重数を3以上にする場合には、同一極性の複数の拡散符号に振幅値を異ならせればよい。

【0045】(第3の実施の形態) この実施の形態は、複数の同一符号構成のシングル拡散符号を位相を一定量ずつずらして合成した多重拡散符号と、上記シングル拡散符号の一つとを捕捉用ROMに予め記憶しておき、同期捕捉モードにおいては先ず上記多重拡散符号を所定のチップ位相ずつシフトしながら読み出して受信信号との相關を検出し、この相關値がしきい値を超えるとこの時の多重拡散符号の位相を同期候補点として認識する。次に、シングル拡散符号を読み出して受信信号との相關値を検出し、この相關値がしきい値を超えるとこの時のシングル拡散符号の位相を正規の同期点として認識して、以後同期追尾モードに移行するようにしたものである。

【0046】図6は、この実施の形態に係わるスペクトル拡散無線通信装置の受信系の要部構成を示す回路プロック図である。なお、同図において前記図1と同一部分には同一符号を付して詳しい説明は省略する。

【0047】この実施の形態の無線通信装置は、同期捕捉モードにおいて使用する捕捉用ROM51と、同期追尾モードにおいて使用する追尾用ROM52とが設けられている。

【0048】先ず捕捉用ROM51には、基準の位相を

有する拡散符号（シングル拡散符号）と、このシングル拡散符号およびその位相から $1/4$ 周期、 $2/4$ 周期、 $3/4$ 周期それぞれ位相が進んでいる3個のシングル拡散符号を多重化した信号（多重度4の多重拡散符号）とが予め記憶してある。

【0049】図10(a), (b)はそれぞれ上記多重拡散符号およびシングル拡散符号の自己相関関数を示したものである。多重拡散符号は、4個の拡散符号が $1/4$ 周期の間隔で多重化されているため、(a)に示すとく拡散符号の1周期期間に等間隔で4つの相関ピークが現れる。これに対しシングル拡散符号は、(b)に示すとく1周期期間に1個の相関ピークが現れる。

【0050】上記多重拡散符号（4ビット）およびシングル拡散符号（4ビット）は、アドレス発生回路53から発生される読出アドレス（15ビット）ADに従って、捕捉用ROM51から1チップずつ順次読み出される。そして、これらの多重拡散符号およびシングル拡散符号は、拡散符号切替スイッチ55により逐一的に選択されたのち、同期捕捉系の乗算器21およびデータ復調系の乗算器11に供給される。

【0051】同期捕捉系では、乗算器21、二乗検波器23および積分器24により上記上記多重拡散符号またはシングル拡散符号と受信信号との相関値が検出され、この相関値はしきい値比較回路27に入力される。

【0052】しきい値比較回路27は、図10に示した第1のしきい値TH1を有しており、上記相関値を第1のしきい値TH1と比較してその比較結果に応じて3ビットの捕捉アドレス制御信号を発生し、この捕捉アドレス制御信号をモード切替スイッチ26を介してアドレス発生回路53に供給する。またしきい値比較回路27は、上記比較結果に応じてモード切替信号を発生してモード切替スイッチ26の切替制御を行なう機能と、拡散符号切替信号を発生して上記拡散符号切替スイッチ55の切替制御を行なう機能とを有している。図8は、上記しきい値比較回路27における入出力信号の関係とアドレス発生回路53のアドレス発生動作との関係をそれぞれ示したものである。

【0053】一方、追尾用ROM52には、上記シングル拡散符号の位相つまり基準位相に対し、位相が $1/2$ チップ進んでいる進み拡散符号PN(E)と、 $1/2$ チップ遅れている遅れ拡散符号PN(L)とが予め記憶してある。これらの進み拡散符号PN(E)および遅れ拡散符号PN(L)は、上記アドレス発生回路53から発生された)読出アドレスADに従って追尾用ROM52からそれぞれ読み出され、遅延ロックループ(DLL)回路31に供給される。

【0054】DLL回路31では、上記進み拡散符号PN(E)と受信信号との相関値、および上記遅れ拡散符号PN(L)と受信信号との相関値がそれぞれ検出され、これらの相関値によりS曲線と呼ばれる制御信号が

作成される。そして、このS曲線が第2のしきい値。

(正) TH2および第3のしきい値(負) TH3と比較され、その比較結果に応じて追尾アドレス制御信号(3ビット)を発生し、この追尾アドレス制御信号を上記モード切替スイッチ26を介してアドレス発生回路53に供給する。

【0055】アドレス発生回路53は、アドレスカウンタを有し、このアドレスカウンタにより発生された18ビットからなる基本アドレスに、上記しきい値比較回路10 27から供給された捕捉アドレス制御信号に対応するアドレス値、あるいは上記DLL回路31から供給された追尾アドレス制御信号に対応するアドレス値を加減算し、この加減算後のアドレス値(18ビット)のうちの上位15ビットを上記捕捉用ROM51または追尾用ROM52に供給する。上記アドレス値の加減算は、次のタイミングでROM51, 52から読み出す拡散符号の位相をシフトするためであり、その位相シフト量は多重拡散符号による同期捕捉時には $1/4$ チップに、またシングル拡散符号による同期点捕捉時には拡散符号の $1/4$ 周期にそれぞれ設定され、さらに同期追尾モードの時には $1/8$ チップとなるように設定される。

【0056】なお、上記アドレス発生回路53は、クロック発生器42から発生されるサンプルクロックCLKに同期して動作するもので、このサンプルクロックCLKの立上がりでアドレスのカウント動作を行なう。また捕捉用ROM51および追尾用ROM52は、上記クロック発生器42から出力されたサンプルクロックCLKを倍増してチップクロックを生成し、このチップクロックに同期して拡散符号の読み出しを行なう。このとき、30 上記サンプリングクロックCLKとチップクロックとの関係は、サンプリングクロック周波数をf_s、チップクロック周波数をf_cとすると、

$$f_s = 8 \times f_c$$

 に設定される。

【0057】次に、以上のように構成された装置の同期捕捉動作および同期追尾動作を図7乃至図10を用いて説明する。同期捕捉動作の開始に先立ち、モード切替スイッチ26は同期捕捉モード側に、つまりしきい値比較回路27をアドレス発生回路53に接続する側に初期設定され、また拡散符号切替スイッチ55は多重モード側に、つまり多重拡散符号を選択する側に初期設定される。

【0058】この状態で同期捕捉動作が開始されると、アドレス発生回路53からは0番地から順に読出アドレス(15ビット)が発生され、この読出アドレスに応じて捕捉用ROM51からは多重拡散符号およびシングル拡散符号がチップごとに順次読み出される。そして、このうちの多重拡散符号が拡散符号切替スイッチ55により選択されて同期捕捉系の乗算器21に供給される。

50 【0059】同期捕捉系では、受信信号RSと上記多重

13

拡散符号との1シンボル区間ごとの相関値が検出され、この相関値はしきい値比較回路27で第1のしきい値TH1と比較される。このときまだ同期が確立されていないとすれば、上記相関値は上記第1のしきい値TH1以下となる。このため、しきい値比較回路27からは、図8に示すように多重拡散符号の発生位相を1/4チップシフトするための捕捉アドレス制御信号“010”が出力され、この制御信号はモード切替スイッチ26を介してアドレス発生回路53に供給される。

【0060】アドレス発生回路53は、上記捕捉アドレス制御信号“010”に応じて、アドレスカウンタから発生される18ビットの基本アドレスに+2 [DEC]を加算する。このときアドレスカウンタは、サンプルクロックCLKに同期してカウント動作を行なっているため、カウント値の「1」は1/8チップに相当する。このため、上記+2の加算によりアドレス値は拡散符号の+1/4チップ分に相当する値だけシフトされることになる。したがって、捕捉用ROM51から読み出される多重拡散符号は1/4チップ分シフトされる。

【0061】以後同様に同期捕捉系では、受信信号RSと多重拡散符号との相関値が第1のしきい値TH1を超えるまで、図10の区間Aに示すごとく多重拡散符号を1/4チップずつシフトしながら同期点探索が繰り返し行なわれる。

【0062】さて、以上の多重拡散符号による同期点探索動作中に相関値がTH1<相関値

になったとする。そうするとしきい値比較回路27は、同期点候補が見付かったと判断してこれを確認するためにシングルモードに切替える。すなわち、拡散符号切替スイッチ55へ拡散符号切替信号を出力して当該切替スイッチ55を多重拡散符号側からシングル拡散符号側に切替える。またアドレス発生回路53へは、拡散符号の位相シフトを行なわせないアドレス制御信号“000”を出力する。

【0063】シングルモードになると、同期捕捉系では上記拡散符号切替スイッチ55により選択出力されたシングル拡散符号と受信信号RSとの相関値が検出され、この相関値がしきい値比較回路27で第1のしきい値TH1と比較される。そして、いま仮に図10に示すごとく上記同期点候補が正規の同期点でなかったとすれば、上記相関値はしきい値TH1以下となる。そうするとしきい値比較回路27からは、図8に示すごとくシングル拡散符号を1/4周期分シフトさせるためのアドレス制御信号“011”が出力される。この制御信号を受け取るとアドレス発生回路53では、拡散符号の1/4周期に相当する+65536 [DEC]が基本アドレスに加算される。

【0064】すなわち、アドレス発生回路53では、

10

なる演算が行なわれることになり、このうちの上位15ビットである

010 0000 0001 0000 (BIN)

+010 0000 0000 0000 (BIN)

010 0000 0001 0000 010 (BIN)

がアドレス値ADとして捕捉用ROM51に供給される。図7は捕捉用ROM53におけるアドレスの1/4周期シフトの様子を示すものである。したがって、次の読み出しタイミングにおいて捕捉用ROM51からは位相が1/4周期シフトされたシングル拡散符号が読み出されることになる。

【0065】そうすると同期捕捉系では、位相が1/4周期シフトされた上記シングル拡散符号と受信信号RSとの相関値が検出され、第1のしきい値TH1と比較される。そして、この比較においてもまだ相関値が第1のしきい値TH1以下であれば、しきい値比較回路27は再びシングル拡散符号を1/4周期シフトさせるためのアドレス制御信号“011”をアドレス発生回路53に供給する。このため、アドレス発生回路53から発生されるアドレス値はさらに1/4周期に相当する分だけシフトされ、この結果捕捉用ROM51から読み出されるシングル拡散符号の位相は図10に示すごとく1/4周期分シフトされる。

【0066】一方、以上のような1/4周期ずつの位相シフトにより、シングル拡散符号と受信信号RSとの相関値が第1のしきい値TH1を超えたとする。そうするとしきい値比較回路27は、同期点が見付かったと判断して、図8に示すごとくシングル拡散符号の位相を固定させるためのアドレス制御信号“000”をアドレス発生回路53に供給する。このためアドレス発生回路53は、位相シフトを行なわずにシングル拡散符号の発生を継続する。

【0067】また、それとともにしきい値比較回路27は、モード切替スイッチ25に対しモード切替信号を与え、これによりモード切替スイッチ25をしきい値比較回路27側からDLL回路31側に切替える。すなわち同期追尾モードに移行させる。

【0068】同期追尾モードに移行すると、DLL回路31において、追尾用ROM52から発生された進み拡散符号PN(E)および遅れ拡散符号PN(L)と受信信号RSとの相関値がそれぞれ検出され、これらの相関値によるS曲線(DLL相関値)が第2および第3のしきい値TH2, TH3と比較される。そして、
40 DLL相関値<第3のしきい値TH3
であれば、図9に示すごとく追尾アドレス制御信号“001”がアドレス発生回路53に供給される。このため、アドレス発生回路53では、上記追尾アドレス制御信号“001”に応じて基本アドレスに+1が加算され、その加算後のアドレス値が追尾用ROM52に供給

される。このため、追尾用ROM52からは位相が $+1/8$ チップシフトされた進み拡散符号PN(E)および遅れ拡散符号PN(L)が発生される。

【0069】一方、上記進み拡散符号PN(E)および遅れ拡散符号PN(L)と受信信号RSとのDLL相関値が

DLL相関値<第2のしきい値TH2

だった場合には、図9に示すごとく追尾アドレス制御信号“111”がアドレス発生回路53に供給される。このため、アドレス発生回路53では、上記追尾アドレス制御信号“111”に応じて基本アドレスに-1が加算され、その加算後のアドレス値が追尾用ROM52に供給される。このため、追尾用ROM52からは位相が $-1/8$ チップシフトされた進み拡散符号PN(E)および遅れ拡散符号PN(L)が発生されることになる。

【0070】また、進み拡散符号PN(E)および遅れ拡散符号PN(L)と受信信号RSとのDLL相関値が第3のしきい値TH3≤DLL相関値≤第2のしきい値TH2

であれば、図9に示すごとく追尾アドレス制御信号“000”がアドレス発生回路53に供給される。このため、アドレス発生回路53ではアドレスの加減算は行なわれず、したがって追尾用ROM52から読み出される進み拡散符号PN(E)および遅れ拡散符号PN(L)のチップ位相は変更されない。

【0071】以後同様に同期追尾モードでは、進み拡散符号PN(E)および遅れ拡散符号PN(L)と受信信号RSとのDLL相関値が、

第3のしきい値TH3≤DLL相関値≤第2のしきい値TH2

の条件を満たすように、進み拡散符号PN(E)および遅れ拡散符号PN(L)の位相が $1/8$ チップ単位で細かく可変制御される。

【0072】以上のようにこの実施の形態では、4個のシングル拡散符号を位相を $1/4$ 周期ずつ相互にずらして合成した多重拡散符号と、上記4個のシングル拡散符号のうち基準位相のシングル拡散符号とを捕捉用ROM51に予め記憶しておく。そして、同期捕捉モードにおいて、先ず多重モードを設定して、上記多重拡散符号を $1/4$ チップ位相ずつシフトしながら読み出して受信信号RSとの相関値を検出し、この相関値が第1のしきい値TH1を超えるとこの時の多重拡散符号の位相を同期候補点として認識する。次に、シングルモードに設定して、シングル拡散符号を $1/4$ 周期ずつシフトしながら上記捕捉用ROM51から読み出して受信信号RSとの相関値を検出し、この相関値が第1のしきい値TH1を超えるとこの時のシングル拡散符号の位相を正規の同期点として認識し、以後同期追尾モードに移行するようしている。

【0073】したがってこの実施の形態であれば、同期

捕捉開始当初では多重拡散符号を用い、同期点候補が検出された後にはシングル拡散符号に切替えるようにしたことにより、シングル拡散符号のみを使用した場合に比べて同期点を検出するまでに要する拡散符号のシフト数を大幅に減らし、これにより同期捕捉時間の最長時間を $1/4$ 余りに短縮して同期速度の高速化を図ることができる。また多重度4の多重拡散符号を用いて同期点候補を検出することにより、同期捕捉系を1系統のみにすることができ、これにより従来のパラレルサーチ方式に比べて回路規模を $1/4$ に抑えて装置の小形化およびコストダウンを図ることができる。

【0074】また、多重拡散符号は同期点候補を探索するために用い、この同期点候補を基にシングル拡散符号を用いて正規の同期点を探索するようにしているので、多重拡散符号のみを使用して正規の同期点を検出する場合に比べて、受信信号の振幅変動などの影響を軽減してより正確な同期捕捉を行なうことができる。

【0075】さらに、この実施の形態の同期捕捉方式であれば、変調方式としてQPSK方式を採用した場合

20 も正確な同期捕捉を行なうことができる。すなわち、同期捕捉系における二乗検波後の信号は $I^2 + Q^2$ の平方根となるので、振幅の極性を表わす成分が現れない。しかし、この実施の形態のように同期点候補が検出された後にシングル拡散符号を用いて正規の同期点を探索するようにしているので、振幅極性の有無に関わらず正確な同期点検出を行なうことができる。ちなみに、前記第2の実施の形態で述べたように、極性の異なる複数の拡散符号を合成した多重拡散符号のみを用いて同期点を探索する方式では、極性による位相判別を行なうことができない。

【0076】また、同期捕捉用の多重拡散符号およびシングル拡散符号を捕捉用ROM51に予め記憶しておくとともに、同期追尾用の進み拡散符号PN(E)および遅れ拡散符号PN(L)を追尾用ROM52に予め記憶しておき、アドレス発生回路53からのアドレス指定により上記各拡散符号を読み出して受信信号RSとの相関値の検出に供するようにしているので、各拡散符号の位相シフトを極めて簡単な制御および回路構成により行なうことが可能となり、しかもシフト幅を随時任意に設定できるようになって高精度の同期点探索を行なうことができる。

【0077】なお、この実施の形態は次のような改良が可能である。すなわち、図6では捕捉用ROM51と追尾用ROM52とを別々に設けたが、1個のROMに共通化することも可能である。

【0078】また、追尾モードに移行した後に一定期間連続してDLL相関値がDLL相関値<TH3となるか、またはDLL相関値>TH2となった場合には、追尾モードから同期捕捉モードに戻して同期捕捉をやり直すようにしてもよい。

【0079】その他、装置の回路構成、同期捕捉の制御手順および制御内容、同期追尾の制御手順および制御内容、多重拡散符号の構成をなどについても、本発明の要旨を逸脱しない範囲で種々変形して実施できることはいうまでもない。

【0080】

【発明の効果】以上詳述したように本発明のスペクトル拡散無線通信装置では、異なる振幅情報を有する同一符号構成の複数の拡散符号を所定の位相差を有して合成して多重拡散符号を発生し、この多重拡散符号と受信信号との相関値を検出を検出してこの相関値が所定の振幅条件を満足するか否かを判定する。そして、上記相関値が所定の条件を満足していると判定された場合には、当該振幅情報に対応する拡散符号の位相を同期点として認識し、一方上記所定の条件を満足していないと判定された場合には上記多重拡散符号のチップ位相を所定量シフトするように制御することにより、同期点探索を行なうようしている。

【0081】また他の発明では、複数の個別拡散符号を所定の相互位相差を持たせて合成した多重拡散符号と、上記複数の個別拡散符号のうちの基準位相を有する個別拡散符号とをそれぞれ発生する手段を備え、同期捕捉開始時には上記多重拡散符号を選択してこの多重拡散符号と受信信号との相関値を検出し、この相関値が予め設定した振幅条件を満足するか否かを判定して、その判定結果を基に同期点候補を探索する。そして、この同期点候補が検出された後には、上記個別拡散符号を選択してこの個別拡散符号と受信信号との相関値を検出し、この相関値が予め設定した振幅条件を満足するか否かを判定して、この判定結果を基に正規の同期点の探索を行なうようしている。

【0082】したがってこれらの発明によれば、回路規模の大形化を生じること無く符号同期を短時間にかつ正確に捕捉することができるスペクトル拡散無線通信装置を提供することができる。

【図面の簡単な説明】

【図1】この発明の第1の実施の形態に係わるスペクトル拡散無線通信装置の受信系の要部構成を示す回路ブロック図。

【図2】図1に示した装置の捕捉用ROMにおける多重拡散符号の位相シフト動作を説明するための図。

【図3】図1に示した装置のしきい値比較回路における同期捕捉制御動作の内容を示す図。

【図4】多重拡散符号の自己相関関数としきい値との関係を示す図。

【図5】この発明の第2の実施の形態に係わる多重拡散符号の自己相関関数としきい値との関係を示す図。

【図6】この発明の第3の実施の形態に係わるスペクトル拡散無線通信装置の受信系の要部構成を示す回路ブロック図。

【図7】図6に示した装置の捕捉用ROMにおける多重拡散符号およびシングル拡散符号の位相シフト動作を説明するための図。

【図8】図6に示した装置のしきい値比較回路における同期捕捉制御動作の内容を示す図。

【図9】図6に示した装置のDLL回路における同期追従制御動作の内容を示す図。

【図10】多重拡散符号およびシングル拡散符号の自己相関関数としきい値との関係および同期点探索動作の一例を示す図。

【符号の説明】

1 1 …データ復調系の乗算器

1 2 …データ復調系の帯域通過フィルタ (BPF)

1 3 …同期検波器

1 4 …復調データ再生用の積分器

2 1 …同期捕捉系の乗算器

2 2 …同期捕捉系の帯域通過フィルタ (BPF)

2 3 …二乗検波器

3 0 2 4 …相関値検出用の積分器

2 5, 2 7 …しきい値比較回路

2 6 …モード切替スイッチ

3 1 …遅延ロックループ (DLL) 回路

4 0, 5 1 …捕捉用ROM

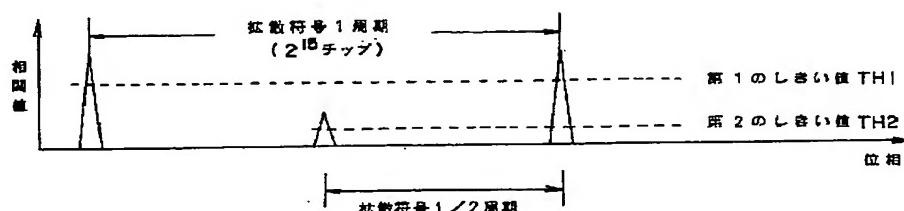
4 1, 5 3 …アドレス発生回路

4 2 …クロック発生器

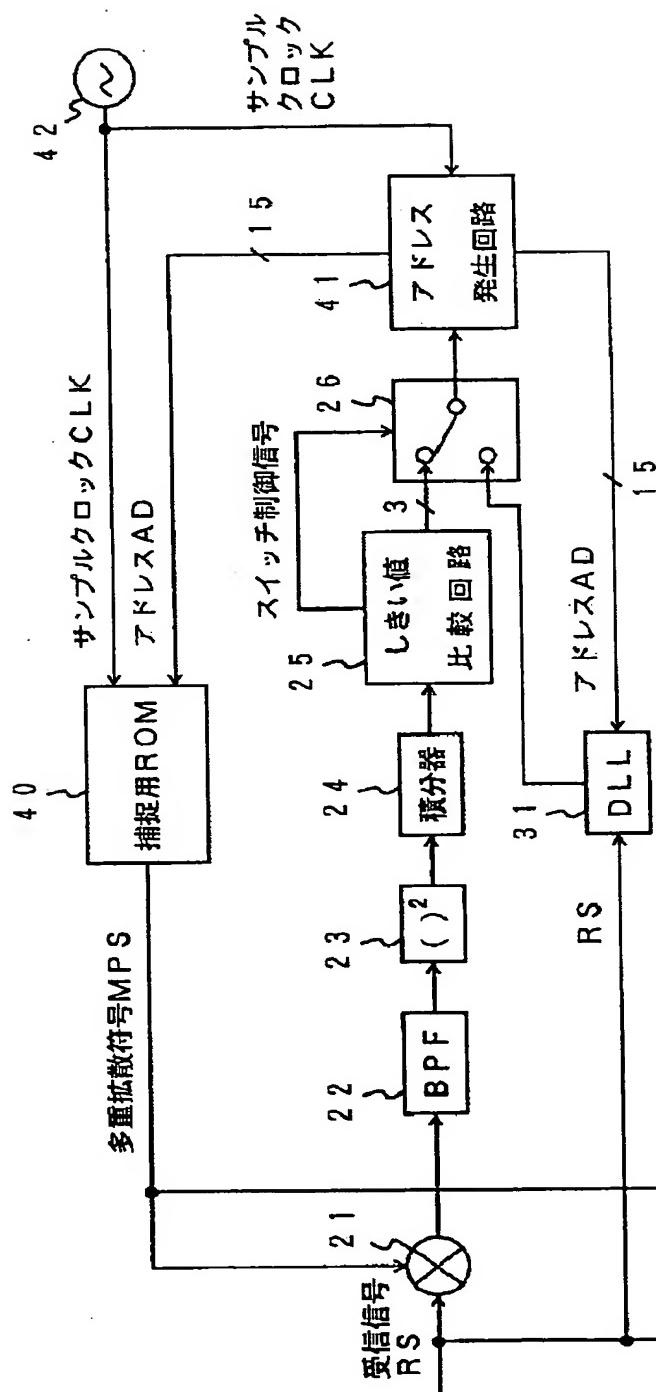
5 2 …追尾用ROM

5 5 …拡散符号切替スイッチ

【図4】



【図1】

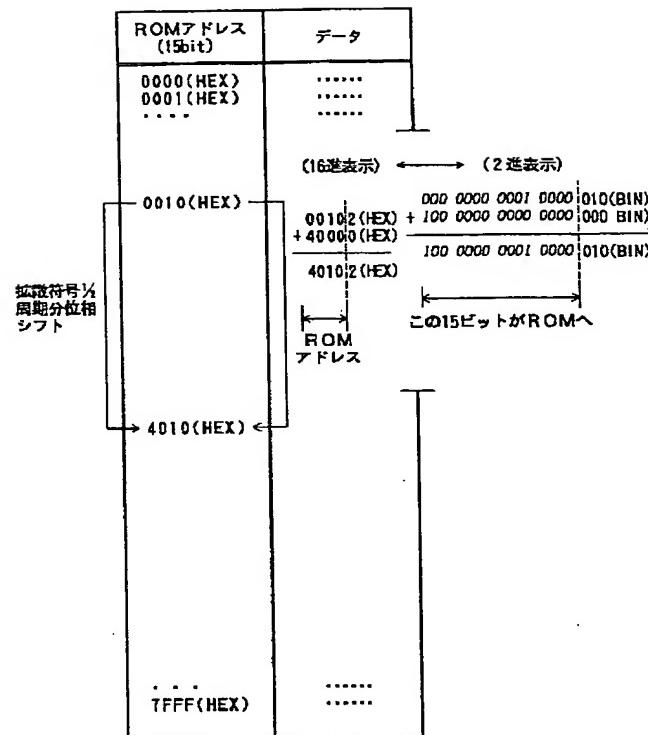


【図3】

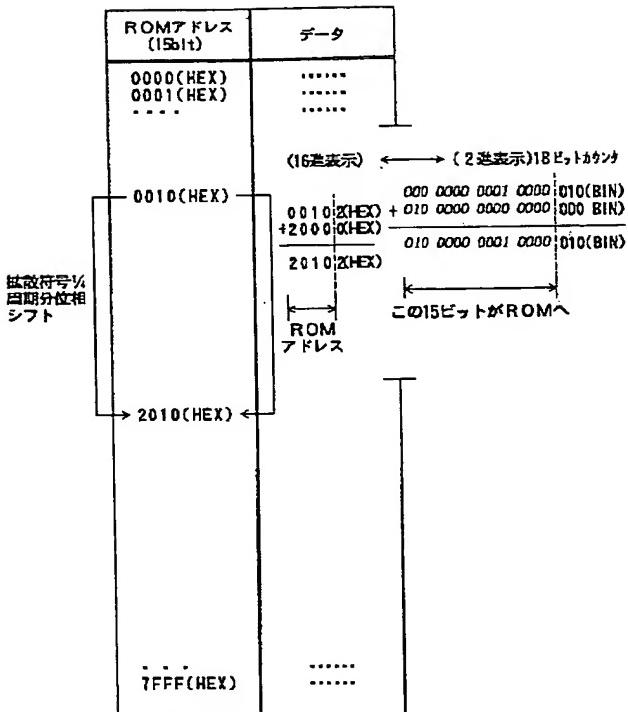
モード	相関値の状態	制御信号	18ビットカウンタ加算値	符号位相違み遅れ量	備考
捕捉	相関値>TH1	000	±0	そのまま	追従モードに切替
	TH1>相関値>TH2	100	+131072	拡散符号の1／2周期	
	TH2>相関値	010	+2	+1／4 [chip]	捕捉モードのまま

相関値による制御信号、カウンタ加算値、拡散符号位相の進み遅れ量の関係

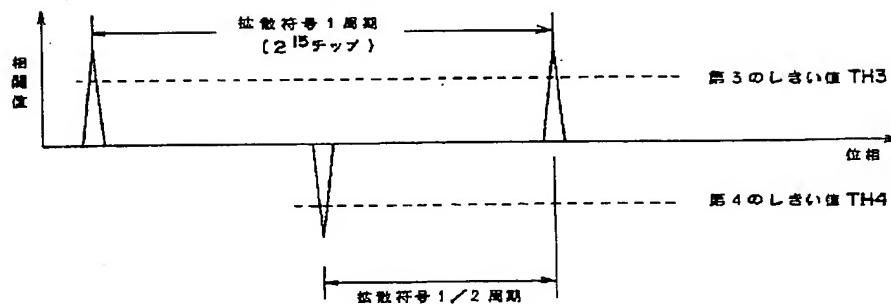
【図2】



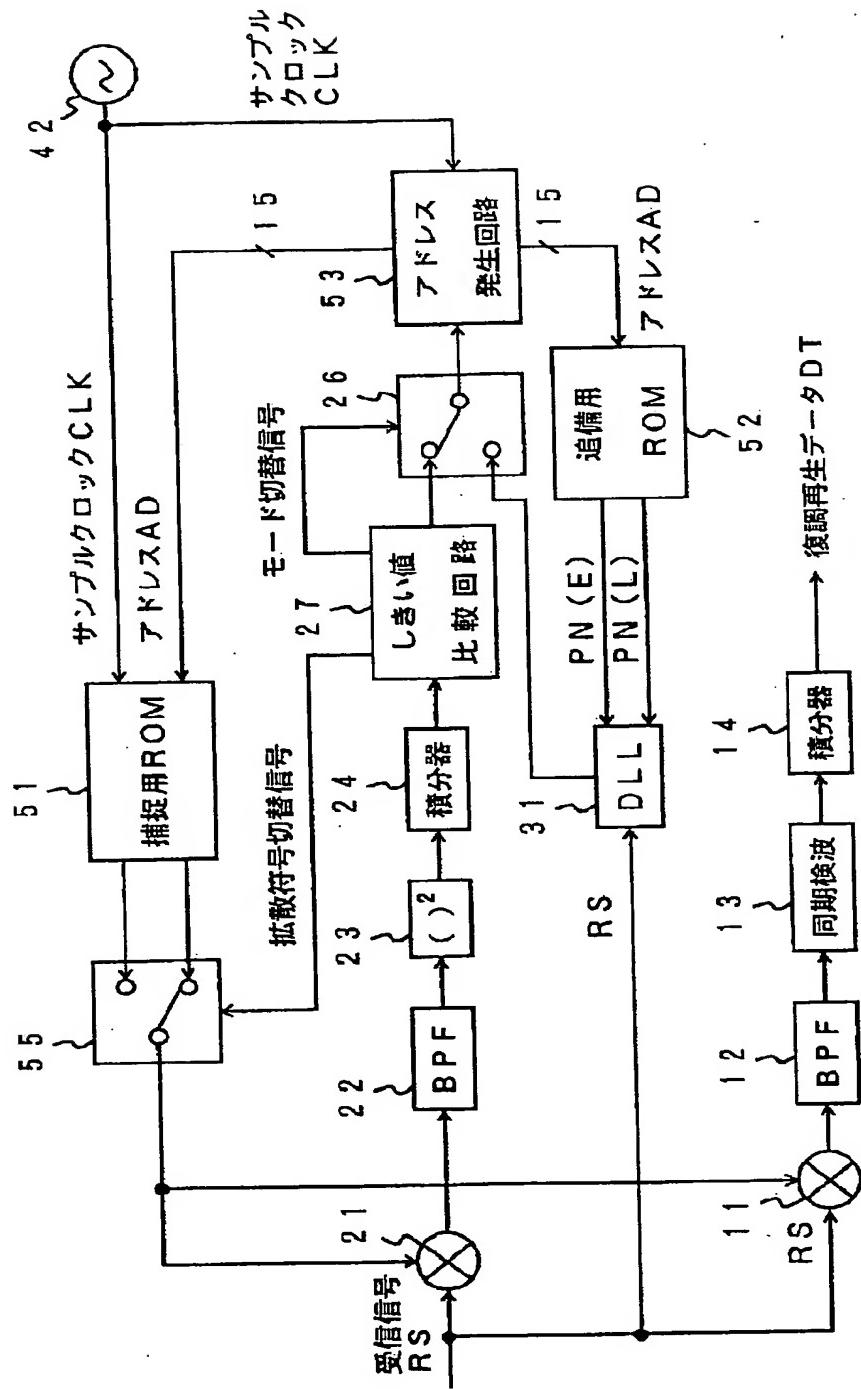
【図7】



【図5】



【図6】



【図8】

しきい値比較回路入出力信号ヒアドレス発生回路動作（捕捉モード）

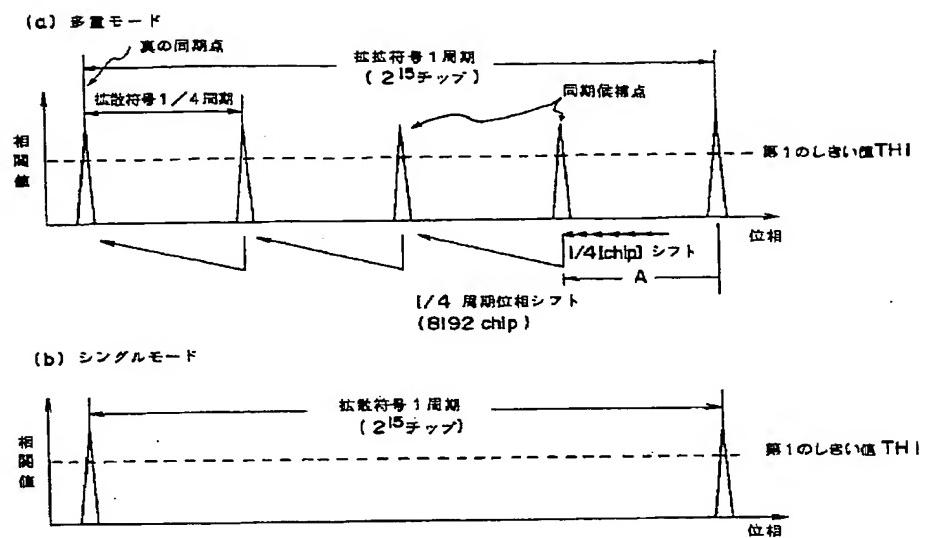
信号名	信 号 値		
参照符号モード (PNMODE)	0 (多重モード)	1 (シングルモード)	
相関値の状態	相関値≤TH1	TH1<相関値	相関値≥TH1
制御信号	010	000	011
18ビットカウンタ 加算値	+2	±0	+65536
符号位相進み遅れ量	+1/4 [chip]	そのまま	拡散符号の1/4 周期シフト 8192 [chip]
新参照符号モード	多重モードのまま	シングルモードに切り替え	多重モードに切り替え シングルモードのまま
新捕捉／追従モード (SELECT)	捕捉モードのまま		追従モードに切り替え

【図 9】

DLL回路入出力信号とアドレス発生回路動作（追従モード）

信号名	信 号 号 值		
参照符号モード (PN MODE)	1 (シングルモード)		
相関値の状態	DLL相関値 < TH3	TH3 ≤ DLL相関値 ≤ TH2	TH2 < DLL相関値
制御信号	0 0 1	0 0 0	1 1 1
18ビットカウンタ 加算値	+ 1	± 0	- 1
符号位相進み遅れ量	+ 1／8 [chip]	そのまま	- 1／8 [chip]

【図10】



JP09-055716A, Feb. 25, 1997, English Translation of [0016] to [0025] and Fig. 1.

[0016]

[Embodiment of the Invention]

(First Embodiment) In this embodiment a multiplexed spread code produced by the synthesis of first and second spread codes of different amplitude value shifted in phase by a $\frac{1}{2}$ cycle is stored in advance in a capture ROM, the above multiplexed spread code is read out and a correlation value with a received signal is detected by address designation of this capture ROM, and this correlation value is compared with first and second threshold values. A search of the synchronization point between the above multiplexed spread code and the received signal is carried out by shifting the readout position of the above multiplexed spread code in accordance with the comparison result thereof.

[0017] Fig. 1 is a circuit block diagram showing the main configuration of the receiving system of a spread spectrum radio communication device pertaining to this embodiment. Previously calculated multiplexed spread code data MPS is stored in the capture ROM 40 in association with addresses for individual chips. This multiplexed spread code data MPS, which is multiplexed by the synthesizing of a first signal of an amplitude value 3 times that of a reference spread code and a second signal of an amplitude the same as that of the reference spread code and shifted in phase $\frac{1}{2}$ cycle from the above first signal, is read out from the capture ROM 40 in response to a readout address output from an address generation circuit 41.

[0018] The address generation circuit 41, which comprises an address counter, adds and subtracts address values correspondent to address control signals supplied from a

later-described threshold value comparator circuit 25 of a synchronization capture system and delay-lock loop (DLL) circuit 31 of a synchronization tracking system to an 18-bit base address generated by the address counter and, following this addition and subtraction, supplies the upper 15 bits of the address value (18 bits) to the above capture ROM 40.

[0019] It should be noted that the above address generation circuit 41, which operates synchronously with a sample clock CLK generated from a clock generator 42, performs an address count operation based on the rise of the sample clock CLK. In addition, the capture ROM 40 generates a chip clock based on the successive doubling of the sample clock CLK output from the above clock generation circuit 42, and reads out the multiplexed spread code synchronous with the chip clock. Taking the sampling clock frequency as f_s and the chip lock frequency as f_c , a relationship

$$f_s = 8 \times f_c$$

is established at this time between the above sampling clock CLK and the chip clock.

[0020] Radio signal waves arriving by way of a radio transmission path from a base terminal are received by an antenna not shown in the drawing and then downconverted from the radio frequency to an intermediate frequency by an antenna analog receiver. The received intermediate frequency signal RS is branched into 3 parts and input into each of a data demodulation system, synchronization capturing system and synchronization tracking system.

[0021] The data demodulation system comprises a multiplier 11, and the received signal RS is multiplied with the multiplexed spread code MPS read out from the above capture ROM 40 by the multiplier 11 and, as a result, is reversely spread. Following the removal of the

unnecessary wave components by a band pass filter (BPF) 12, the reversely spread received signal is detected by a synchronization detector 13. The detected signal is integrated by an integrator 14 to form a demodulated reproduced data DT that is supplied to a decoding circuit not shown in the diagram.

[0022] On the other hand, the synchronization capturing system is configured as follows. That is to say, the received signal RS is first input into the multiplier 21 where it is multiplied with the multiplexed spread code MPS read out from the capture ROM 40. Following the removal of the unnecessary wave components by the band pass filter (BPF) 22, the multiplied output is square-law detected by a square-law detector 23 forming a base band signal and, furthermore, is integrated in single information symbol segments by an integrator 24. As a result of this integration, a correlation value between the above received signal RS and the multiplexed spread code MPS is obtained. This correlation value is input into the threshold value comparator circuit 25.

[0023] The threshold value comparator circuit 25, which has previously set first and second threshold values TH1, TH2 that correspond to the amplitude values of the first and second signals from which the above multiplexed spread code MPS is configured, compares the above correlation value with the first and second threshold values TH1 and TH2. 3-bit address control signals are supplied to the address generation circuit 41 in accordance with the comparison result thereof and, as a result, the address values generated from the address generation circuit 41 are controlled and the phase of the multiplexed spread code generated from the capture ROM 40 is shift-controlled. In addition, at the same time the threshold value comparator circuit 25 supplies a switch

control signal to a mode changeover switch 26 in accordance with the above comparison result and, as a result, the changeover of the mode changeover switch 26 is controlled.

[0024] The mode changeover switch 26 is used to perform changeover between the synchronization capture mode and synchronization tracking mode and, when set to the synchronization capture mode in response to the above switch control signal, the above threshold value comparator circuit 25 is connected to the address generation circuit 41 while, when set to the synchronization tracking mode, the later-described delay lock loop (DLL) circuit 31 is connected to the address generation circuit 41.

[0025] The synchronization tracking system comprises this DLL circuit 31. The DLL circuit 31 is used to track the captured synchronization and, similarly to the above synchronization capturing system, it multiplies the received signal RS with a synchronized spread code, determines a correlation value based on square-law detection and integration, compares this correlation value with a synchronization tracking threshold value and, based on the comparison result thereof, controls the address values generated from the above address generation circuit 41. At this time, for the purpose of performing more sensitive phase shifts than performed during the above synchronization capture, the shiftwidth of the address value is set to a value smaller than during synchronization capture.

FIG. 1

- A: MULTIPLEX SPREAD CODE MPS
- B: SAMPLE CLOCK CLK
- 40: CAPTURE ROM
- C: ADDRESS AD
- D: SWITCH CONTROL SIGNAL
- E: SAMPLE CLOCK CLK

F: RECEIVED SIGNAL RS
 24: INTEGRATOR
 25: THRESHOLD VALUE COMPARATOR CIRCUIT
 41: ADDRESS GENERATION CIRCUIT
 C: ADDRESS AD
 13: SYNCHRONIZATION DETECTOR
 14: INTEGRATOR
 G: REPRODUCED DATA DT

図1 FIG. 1

